

BỘ ĐỊNH TUYẾN CHO HAI MODE ÁNH SÁNG PHÂN CỰC TM DÙNG VẬT LIỆU SOI

Dương Quang Duy¹, Hồ Đức Tâm Linh², Nguyễn Tấn Hưng²,
Trương Cao Dũng¹, Đặng Hoài Bắc¹

⁽¹⁾ Học Viện Công nghệ Bưu Chính Viễn Thông, Hà Nội

⁽²⁾ Đại học Bách Khoa, Đại học Đà Nẵng

Tóm tắt – Một thiết bị định tuyến hai mode quang phân cực từ ngang (TM) dựa trên các bộ ghép/tách mode với cấu trúc dẫn sóng rid nền tảng SOI được điều khiển linh hoạt thông qua một bộ dịch pha (PS). Ngoài PS, thiết bị được tạo nên từ các yếu tố cơ bản gồm một bộ ghép Chữ Y đối xứng và một bộ giao thoa đa mode (MMI). Thông qua các phương pháp mô phỏng số (3D-BPM và EIM), thiết bị đã được chứng tỏ có khả năng làm việc trong một dải rộng của bước sóng bao gồm cả băng C, L và hơn một phần ba băng S. Trong đó suy hao chèn kênh (IL) và nhiễu xuyên kênh (CrT) lần lượt là $-2.58 \text{ dB} < \text{IL} < -0.21 \text{ dB}$ và $-20.45 \text{ dB} < \text{CrT} < -44.7 \text{ dB}$. Hơn nữa, với kích cỡ $4 \mu\text{m} \times 208 \mu\text{m}$ và sai số chế tạo tương đối lớn của thiết bị làm nó dễ dàng tương thích với các công nghệ chế tạo mạch tích hợp hiện tại để ứng dụng vào các mạch quang tử bên trong các hệ thống kết hợp MDM-WDM.

Từ khóa- dẫn sóng dạng nóc (mái), giao thoa đa mode, sự lan truyền mode phân cực, Silicon trên bề mặt cách ly, quang tử Silicon, điện ngang, từ ngang, phương pháp truyền chùm tia, phương pháp chỉ số hiệu dụng.

I. GIỚI THIỆU

Các mạch quang phẳng dựa trên nền tảng SOI (Silicon on Insulator) đã được chứng tỏ bởi khả năng hoạt động với hiệu năng cao, suy hao thấp, băng thông rộng và sự điều khiển phân cực với tốc độ cao [1], [2]. Từ đó, kỹ thuật MDM gắn với vật liệu SOI phát triển mạnh và đóng vai trò hết sức quan trọng như một trong những hướng tiềm năng trong việc mở rộng dung lượng truyền dẫn quang tính đến thời điểm này. Khi mà sự kết hợp kỹ thuật MDM với kỹ thuật WDM đã nâng dung lượng truyền dẫn quang lên gấp nhiều lần [3], [4]. Trong kỹ thuật MDM, nhân tố phổ biến nhất được các nhà khoa học quan tâm là các bộ ghép/tách mode [5]-[7] mà chúng thực hiện việc truyền dẫn các mode quang thì hầu như không xảy ra hiện tượng nhiễu xuyên kênh do đặc tính trực giao giữa các mode. Bên cạnh đó, các bộ chuyển đổi mode quang [8]-[10], chuyển mạch mode [11], [12] hay các bộ định tuyến mode [13], [14] cũng đóng vai trò rất quan trọng trong kỹ thuật MDM. Mặt khác, trạng thái phân cực của các mode quang khi truyền trong các sợi quang sẽ không

được bảo toàn trong quá trình truyền và hoàn toàn ngẫu nhiên [15], [16]. Vì vậy, việc thiết kế các thiết bị quang tử chỉ hỗ trợ các mode phân cực TE (Transverse electric) như đã trình bày ở trên rất khó để ứng dụng vào các hệ thống MDM truyền khoảng cách xa mà sử dụng sợi quang. Để giải quyết vấn đề này, các cấu trúc quang tử hỗ trợ cả hai trạng thái phân cực TE và TM đã được đề xuất. Trong đó, cấu trúc ghép/tách hỗ trợ hai mode không nhạy phân cực thấp nhất (TE_0/TM_0 và TE_1/TM_1) [17] dựa trên các bộ ghép Chữ Y đối xứng và giao thoa đa mode (MMI) với một PS thụ động có dải băng hoạt động là 95 nm với $\text{IL} > -1.74 \text{ dB}$ và $\text{CrT} < -19.6 \text{ dB}$. Cấu trúc sử dụng bộ phân cực lưới (grating polarizer) cũng khá phổ biến, hỗ trợ đến bốn mode không nhạy phân cực [18] với $\text{CrT} < -20 \text{ dB}$ trong dải băng hoạt động khoảng 100 nm .

Tuy nhiên, chúng ta không thể phủ nhận vai trò của các cấu trúc ghép/tách mode chỉ hỗ trợ một trạng thái phân cực trong mạng truyền dẫn onchip [19] mà không sử dụng sợi quang. Mặt khác, về đặc tính kỹ thuật, các cấu trúc hỗ trợ một trạng thái phân cực thường có hiệu năng cao hơn các cấu trúc hỗ trợ cả hai trạng thái phân cực TE và TM. Chẳng hạn, dải băng hoạt động, suy hao chèn kênh và nhiễu xuyên kênh của các cấu trúc [6] là 100 nm , $\text{IL} > -0.3 \text{ dB}$, $\text{CrT} < -22 \text{ dB}$ và [7] là 150 nm , $\text{IL} > -1 \text{ dB}$, $\text{CrT} < -24 \text{ dB}$ tốt hơn so với các cấu trúc [17], [18]. Nên ở một vị trí nào đó, việc sử dụng kết hợp các cấu trúc hỗ trợ các trạng thái phân cực khác nhau cũng sẽ đóng vai trò quan trọng trong việc nâng cao dung lượng truyền dẫn và hiệu năng hoạt động cho một hệ thống kết hợp MDM-WDM. Vì vậy, bên cạnh các thiết bị quang tử điều biến các mode phân cực TE, một số các thiết bị tương tự cho các mode phân cực TM cũng đã được đề xuất như bộ (DE)MUX bốn mode phân cực TM [19] mà có thể sử dụng các bộ chuyển đổi phân cực [20] để nâng cao dung lượng truyền dẫn quang cho các mạng onchip trong tương lai. Hay các bộ chuyển đổi mode [21], [22] cũng đóng vai trò quan trọng trong việc đấu chéo mode tương tự như chức năng của bộ OXC (Optical Cross Connect) trong kỹ thuật WDM.

Trong bài báo này, chúng tôi đề xuất một thiết bị định tuyến hai mode TM_0 và TM_1 với cấu trúc dựa trên bộ ghép/tách mode tương tự như ở [6], [7] và [17] nhưng với một PS tích cực có khả năng điều khiển được để chọn một ngõ ra bất kỳ cho hai mode TM ở ngõ vào. Mô phỏng số của thiết bị đề xuất cho thấy rằng, với IL giao động từ -

Tác giả liên hệ: Dương Quang Duy

Email: duyq@ptit.edu.vn

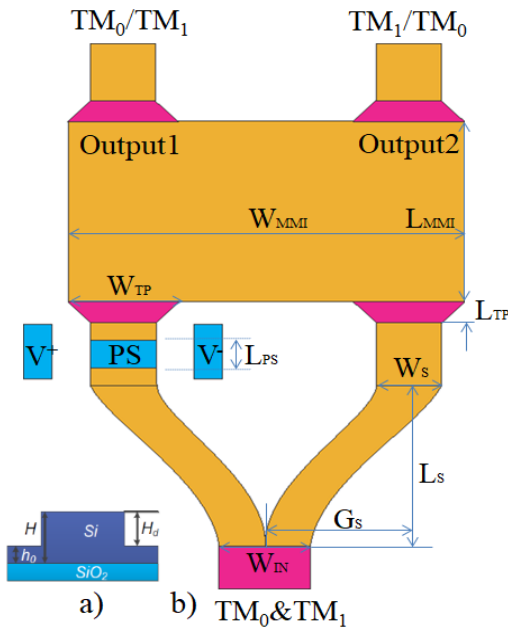
Đến tòa soạn: 2/2020, chỉnh sửa: 4/2020, chấp nhận đăng: 4/2020

2.58 dB đến - 0.21 dB thì băng thông hoạt động của thiết bị đề xuất là 120 nm và CrT nằm trong khoảng - 20.45 dB đến - 44.7 dB. Hơn nữa, việc kết hợp sử dụng bộ ghép Chữ Y đối xứng cùng với bộ MMI làm cho thiết bị định tuyến trở nên gọn gàng hơn nên hiệu năng hoạt động cũng tốt hơn so với các bộ định tuyến ở [13], [14]. Đầu tiên, chúng tôi mô tả nguyên lý hoạt động của thiết bị đề xuất đồng thời dùng mô phỏng số để thiết kế và tối ưu thiết bị. Sau đó chúng tôi đi đánh giá hiệu năng hoạt động và sai số chế tạo của thiết bị. Cuối cùng là kết luận về thiết bị của chúng tôi.

II. THIẾT KẾ VÀ TỐI ƯU

2.1 Tổng quan về thiết bị

Như đã đề cập ở trên, thiết bị được đề xuất bao gồm một bộ ghép Chữ Y đối xứng, một bộ giao thoa đa mode 2×2 MMI và một PS (màu xanh như ở Hình 1) mà có thể định tuyến được các mode TM_0 và TM_1 từ ngõ vào đến một ngõ ra bất kì dưới tác dụng của nhiệt độ và sự cảm ứng nhiệt, chiết suất



Hình 1. Hình vẽ mô tả thiết bị đề xuất a) Mặt chiếu đứng b) Mặt chiếu bằng

$$\Phi(0, L_{PS}) = \int_0^{L_{PS}} (\beta_0(z) - \beta_1(z)) dz \approx \frac{3\pi\lambda}{4} \int_0^{L_{PS}} \frac{dz}{n_e W_{ps}^2(z)} \quad (1)$$

Bảng 1. Cấu hình PS cho thiết bị định tuyến hai mode TM_0 và TM_1

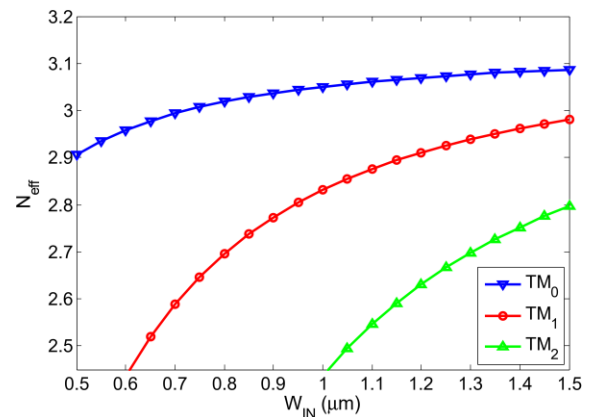
Mode đầu vào	Cổng ngõ ra	Độ dịch pha $\Delta\Phi$ của PS
TM_0	O ₁	$\pi/2$
	O ₂	$-\pi/2$
TM_1	O ₁	$-\pi/2$
	O ₂	$\pi/2$

hiệu dụng của PS sẽ thay đổi [8] hoặc điện áp giữa V^+ và V^- để điều chỉnh kích thước vùng dẫn của PS nhờ hiệu

ứng pha tạp [23] từ đó thay đổi được độ dịch pha của mode dẫn khi truyền qua PS theo (1) [17]. Trong bài báo này, chúng tôi cần PS thay đổi độ dịch pha của các mode dẫn truyền qua nó là $\pm \pi/2$ để thực hiện cấu hình định tuyến cho thiết bị như ở Bảng 1.

2.2 Thiết kế và tối ưu

Đầu tiên chúng tôi sử dụng một cấu trúc dẫn sóng SOI dạng ridge với chiều cao lớp lõi và lớp phiến slab lần lượt là 500 nm và 120 nm. Để tính toán sự lan truyền của các mode quang bên trong cấu trúc đề xuất, chúng tôi giả sử chiết suất của lớp lõi và lớp vỏ lần lượt là $Si = 3.46$ và $SiO_2 = 1.44$ tại cửa sổ bước sóng trung tâm 1550 nm. Chúng tôi đặt chiều dài của dẫn sóng đầu vào $L_{IN} = 20 \mu m$ và dùng mô phỏng số để thực hiện khảo sát chiết suất hiệu dụng N_{eff} của các mode dẫn là các hàm số của độ rộng dẫn sóng đầu vào W_{IN} như ở Hình 2, từ đó chúng tôi chọn được độ rộng $W_{IN} = 1 \mu m$ mà tại đó thiết bị chỉ dẫn tốt hai mode quang TM_0 và TM_1 .



Hình 2. Chỉ số hiệu dụng của các mode dẫn là các hàm số của độ rộng dẫn sóng đầu vào của thiết bị.

Tiếp đến, chúng tôi thiết kế một bộ ghép Chữ Y đối xứng kết hợp với một bộ ghép giao thoa đa mode, để khi PS thực hiện dịch pha các mode dẫn truyền qua nó các góc pha $\pm \pi/2$ thì các mode ở đầu vào chuyển đến các ngõ ra theo các phương trình toán như sau:

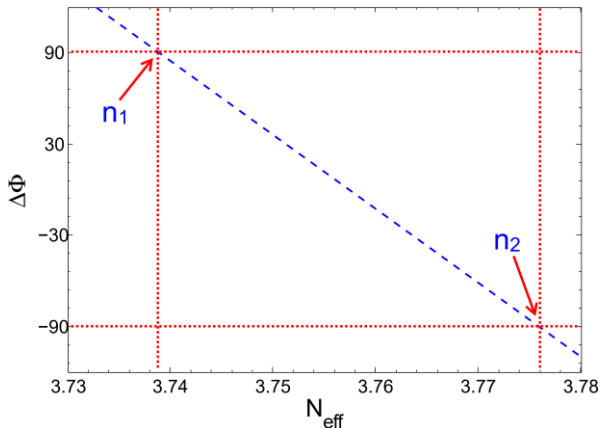
$$X_0 = \frac{1}{2} \begin{bmatrix} e^{j0} & e^{j\pi/2} \\ e^{j\pi/2} & e^{j0} \end{bmatrix} \begin{bmatrix} e^{j\pi/2} * e^{j\Delta\Phi} \\ e^{j\pi/2} \end{bmatrix} e^{j\theta_0} \quad (2)$$

$$X_1 = \frac{1}{2} \begin{bmatrix} e^{j0} & e^{j\pi/2} \\ e^{j\pi/2} & e^{j0} \end{bmatrix} \begin{bmatrix} e^{-j\pi/2} * e^{j\Delta\Phi} \\ e^{j\pi/2} \end{bmatrix} e^{j\theta_1} \quad (3)$$

Trong đó, các ma trận 1×2 mô tả pha và biên độ của các mode TM_0 và TM_1 khi truyền qua một bộ ghép Chữ Y đối xứng [24]. Ma trận 2×2 thực hiện chức năng 3-dB của một bộ ghép giao thoa tổng quát [25]. θ_0, θ_1 là các pha tích lũy. X_0, X_1 là kết quả mô tả hoạt động định tuyến của thiết bị cho các mode TM_0 và TM_1 [7].

Chúng tôi sử dụng bộ ghép Chữ Y đối xứng [24], do đặc tính của bộ ghép này dễ dàng đóng vai trò là một bộ chia đôi công suất đối với các mode TM_0 và TM_1 sau khi các mode này rẽ vào hai nhánh của nó. Cả hai trường hợp sau đó đều tạo ra các mode TM_0 nên dựa vào Hình 2,

chúng tôi chọn được độ rộng của các nhánh của bộ ghép Chữ Y là $W_S = 0.6 \mu\text{m}$ để đảm bảo các nhánh chỉ dẫn mode cơ bản. Ngoài ra, để giảm suy hao công suất của các mode khi truyền qua bộ ghép này, chúng tôi sử dụng các nhánh cong thay vì nhánh thẳng [26]. Từ đó việc thiết kế bộ ghép Chữ Y là không khó khăn đối với mô phỏng số khi mà chúng tôi nhanh chóng chọn được các giá trị phù hợp cho nó với $G_S = 1.56 \mu\text{m}$ và $L_S = 50 \mu\text{m}$. Mặt khác, ta có thể thấy rằng, sau khi rẽ vào hai nhánh của bộ ghép Chữ Y, pha của hai mode cơ bản trong trường hợp hợp mode đầu vào là TM_0 đồng pha nhau thì với mode đầu vào là TM_1 các mode cơ bản này ngược pha nhau 180° (π radial). Việc mô hình toán như ở (2) và (3), để giải thích được lí do chúng tôi điều khiển PS để độ dịch pha qua nó là $\pm \pi/2$. Khác với việc thiết kế PS như các bộ MUX/DEMUX ở [6], [7] hay [17] mà các tác giả đi tìm chiều dài hoặc chiều rộng phù hợp của PS để các mode dẫn khi truyền qua nó bị lệch pha một góc $\pi/2$ hay $-\pi/2$ (1). Trong thiết kế bộ định tuyến này, chúng tôi đi tìm các chiết suất hiệu dụng cần tạo ra cho PS dưới sự điều khiển từ các yếu tố bên ngoài như đã đề cập ở trên [8], [23] sao cho góc dịch pha ứng với các chiết suất đó lần lượt là $\pi/2$ và $-\pi/2$ (1). Để tìm được các giá trị này, đầu tiên chúng tôi khởi tạo PS với các giá trị ban đầu gồm $L_{PS} = 12.7 \mu\text{m}$ và $W_{PS} = W_S$, sau đó chúng tôi đi khảo sát độ dịch pha của mode cơ bản $\Delta\Phi$ khi truyền qua PS như một hàm số của chiết suất hiệu dụng N_{eff} được mô tả ở Hình 3.



Hình 3. Độ dịch pha của mode dẫn qua PS như một hàm số của chiết suất hiệu dụng.

Từ kết quả khảo sát này, chúng tôi tìm được các giá trị chiết suất phù hợp để điều khiển là $n_1 = 3.739$ và $n_2 = 2.776$ ứng với các độ dịch pha qua PS là $\Delta\Phi_1 = 90^\circ$ ($\pi/2$) và $\Delta\Phi_2 = -90^\circ$ ($-\pi/2$). Điều này cũng đặt ra các yêu cầu cho sự tính toán chuẩn xác của các yếu tố tác động bên ngoài mà gây ra sự thay đổi chiết suất cho PS như công suất nguồn nhiệt, mức điện áp hay nồng độ pha tạp các chất điện dẫn...mà cần được tính toán kĩ. Cuối cùng, chúng tôi đi thiết kế bộ giao thoa đa mode 2×2 MMI với chiều dài $L_{MMI} = 3L_\pi/2$ để thực hiện cơ chế giao thoa tổng quát với một chu kì tạo ảnh [25]. Về lý thuyết, chúng tôi cần tìm $L_\pi = 4n_e(W_{\text{eff}})^2/3\lambda$ với độ rộng hiệu dụng W_{eff} của bộ giao thoa đa mode được tính bởi (4) mà $\sigma = 1$ để bộ ghép 2×2 MMI chỉ hỗ trợ mode phân cực TM. Bởi vì các bộ giao thoa đa mode hỗ trợ các mode phân cực khác nhau chỉ sai khác nhau về độ rộng của chúng, nên chúng tôi đi tìm độ rộng W_{MMI} phù hợp cho bộ ghép 2×2 MMI

bằng cách khởi động các giá trị kinh nghiệm của bộ ghép 2×2 MMI bao gồm $L_{MMI} = 69 \mu\text{m}$ cùng với $W_{\text{ip}} = 0.8 \mu\text{m}$ $L_{\text{ip}} = 11.8 \mu\text{m}$ là các thông số cho các cổng đầu vào và đầu ra của bộ MMI nhằm giảm suy hao cho các mode dẫn khi đi qua bộ giao thoa đa mode này. Sau đó chúng tôi khảo sát công suất của các mode dẫn từ đầu vào đến đầu ra của thiết bị đề xuất như hàm số của W_{MMI} . Việc khảo sát được thực hiện tương tự như các trường hợp chúng tôi đi tìm W_{IN} hay N_{eff} nên từ đó chúng tôi tìm được độ rộng tối ưu nhất $W_{MMI} = 4 \mu\text{m}$ khi mà tại đó công suất của các mode TM_0 và TM_1 được dẫn đến các ngõ ra đạt giá trị cực đại.

$$W_{\text{eff}} = W_{MMI} + \frac{\lambda}{\pi} \left(\frac{n_c}{n_e} \right)^{2\sigma} (n_e^2 - n_c^2)^{-1/2} \quad (4)$$

Ở đây, n_e và n_c là chỉ số chiết suất của lớp lõi và lớp vỏ của cấu trúc đề xuất, λ là bước sóng quang, W_{MMI} và W_{eff} lần lượt là độ rộng vùng lõi và độ rộng hiệu dụng của dẫn sóng.

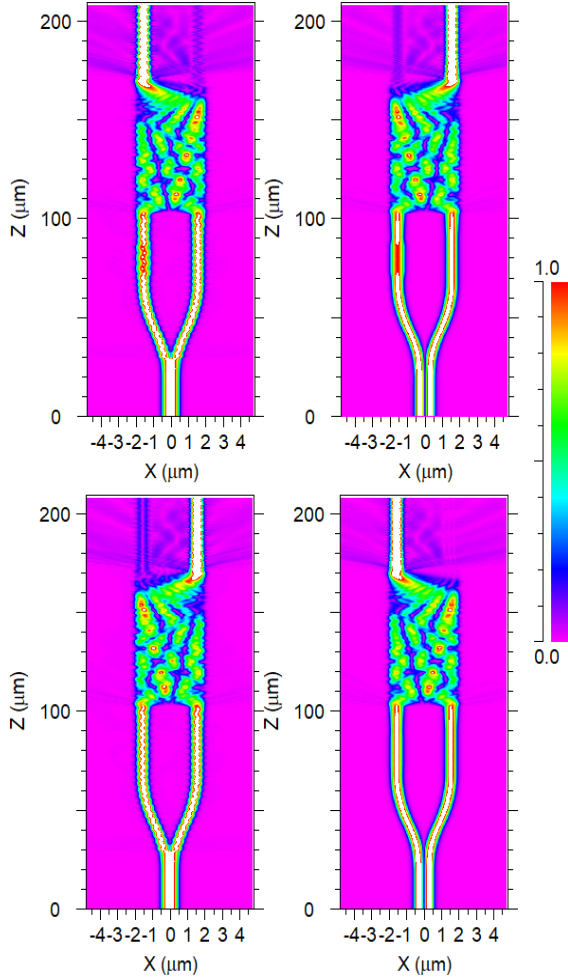
Sau khi việc thiết kế đã hoàn thành, chương tiếp theo chúng tôi sẽ đi đánh giá hiệu năng của thiết bị đề xuất thông qua việc khảo sát đáp ứng của nó đối với các dải bước sóng điển hình bao gồm các băng S, C và L. Sau đó, chúng tôi khảo sát sai số chế tạo của thiết bị để đánh giá khả năng chế tạo và ứng dụng thiết bị vào trong một hệ thống MDM thực tế.

III. ĐÁNH GIÁ VÀ THẢO LUẬN

3.1 Hiệu năng quang học

Đầu tiên, chúng tôi kiểm tra lại hoạt động của thiết bị tại cửa sổ bước sóng 1550 nm mà chúng tôi đã sử dụng trong quá trình thiết kế. Bằng cách sử dụng mô phỏng số, chúng tôi kích thích các mode TM_0 và TM_1 tại đầu vào của thiết bị và ghi lại quá trình tiến triển của các mode dẫn khi chúng được truyền đến ngõ ra của thiết bị với hai trạng thái điều khiển PS ở Bảng 1. Sự mô tả trực quan ở Hình 4 cho thấy, quá trình tiến triển của các mode dẫn tương đối giống nhau ở vùng trước khi chúng bắt đầu đi đến các ngõ ra của thiết bị đề xuất. Dựa vào thang màu công suất được chuẩn hóa ở bên phải Hình 4, chúng ta có thể thấy sự suy hao công suất tại ngõ ra của thiết bị ứng với bốn trường hợp đều khác nhau. Việc đánh giá chính xác suy hao công suất và nhiễu xuyên kênh của thiết bị quang tử để đánh giá hiệu năng hoạt động của thiết bị đó thường được thực hiện thông qua việc khảo sát hai thông số là suy hao chèn kênh - IL và nhiễu xuyên kênh - CrT như ở (5) và (6). Đầu tiên, chúng tôi đi thiết lập việc đo dữ liệu bằng cách khởi động các đầu đo công suất tại các ngõ ra của thiết bị và một vùng nhớ đủ lớn để lưu lại các dữ liệu đo này. Sau đó chúng tôi kích thích một dải bước sóng rộng bao gồm cả ba băng S, C và L cho bốn trường hợp ở Hình 4. Kết quả thu được, chúng tôi mô tả trên Hình 5 với CrT = -20 dB làm giá trị nhiễu xuyên kênh tối thiểu và IL = -2.58 dB làm giá trị suy hao chèn kênh tối đa của thiết bị. Với việc lựa chọn này, dải bước sóng hoạt động của thiết bị kéo dài từ 1505 nm đến 1625 nm, tức là bao gồm cả băng C, L và hơn một phần ba băng S. Mặc dù, -2.58 dB thể hiện một sự suy hao lớn khi một mode quang truyền qua thiết bị quang tử, nhưng sự suy hao này

rất ít gây nhiễu đến ngõ ra bên cạnh, điều này thể hiện rõ khi mà CrT cao nhất tại bước sóng 1625 nm của mode TM_1 tại ngõ ra hai là - 27.1 dB. Bên cạnh đó, IL của cả bốn trường hợp không những có đồ thị giống nhau mà còn bám khá sát nhau từ - 0.21 dB đến - 2.58 dB. Trong



Hình 4. Mô phỏng số trực quan quá trình truyền các mode dẫn TM_0 và TM_1 ứng với $\Delta\Phi_1$ hàng trên và $\Delta\Phi_2$ hàng dưới.

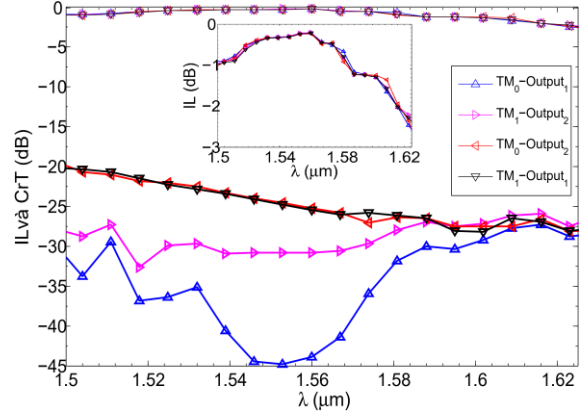
$$IL = 10\log_{10}\left(\frac{P_{out}}{P_{in}}\right) \quad (5)$$

$$CrT = -10\log_{10}\left(\frac{P_{out}}{P_{unwanted}}\right) \quad (6)$$

Trong đó, P_{in} là công suất đầu vào được chuẩn hóa là 1, P_{out} là dữ liệu công suất thu được tại ngõ ra, $P_{unwanted}$ là nhiễu xuyên kênh không mong muốn.

khi CrT ở hai trạng thái điều khiển PS lại khác nhau khá rõ rệt từ 1505 nm đến 1600 nm. Cụ thể, ở trạng thái điều khiển PS dịch pha $\pi/2$, CrT của hai mode đều dao động dưới - 27 dB, thậm chí đạt cao nhất với CrT = - 44.7 dB đối với mode TM_0 ngõ ra một. Chỉ trong khoảng 1600 nm và 1625 nm thì CrT của hai mode mới giao động tương tự nhau trong khoảng từ - 28.8 dB đến - 25.9 dB. Ở trường hợp PS dịch pha - $\pi/2$ thì CrT của hai mode hầu như đều giống nhau và có xu hướng giảm dần từ - 20.45 dB đến - 27 dB. CrT của cả bốn trường hợp chỉ giao động gần nhau bắt đầu từ bước sóng 1600 nm đến 1625 nm. Đặc biệt, khi chúng tôi giới hạn IL đến - 1.74 dB thì băng thông hoạt động của thiết bị đề xuất là 106 nm và CrT

nằm trong khoảng - 20.45 dB đến - 44.8 dB tốt hơn so với cấu trúc MUX/DEMUX ở [17]. Điều này chỉ để khẳng định lại ưu thế về đặc tính hoạt động của các thiết bị tách/ghép hay định tuyến cho các mode quang ở một trạng thái

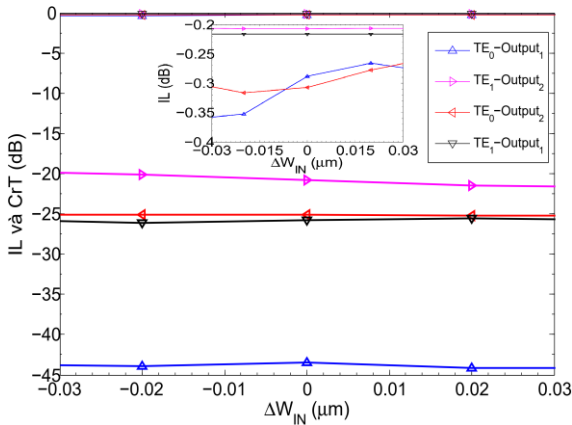


Hình 5. IL và CrT của thiết bị như các hàm số của dải bước sóng hoạt động.

phân cực (TE hoặc TM) so với các thiết bị tương tự mà hỗ trợ cả hai trạng thái phân cực như đã nêu trên.

3.2 Sai số chế tạo

Thực tế, việc khảo sát sai số chế tạo của thiết bị quang tử không chỉ đánh giá khả năng đưa nó vào ứng dụng thực tế, mà còn đánh giá được hiệu năng hoạt động của thiết bị đó [26], [27]. Đã có những thiết bị quang tử mà sai số chế tạo được đánh giá thông qua sai số độ rộng của bộ giao thoa đa mode W_{MMI} hay chiều dài L_{PS} của PS với sai số chế tạo tương đối rộng [5], [25]. Trong bài báo này, chúng tôi sẽ đi khảo sát sai số chế tạo của thiết bị đề xuất đối với độ rộng dẫn sóng đầu vào W_{IN} , chiều dài bộ giao thoa đa mode L_{MMI} và chiều cao h_0 lớp phiến slab. Việc khảo sát này tương tự như việc kiểm tra IL và CrT của thiết bị đối với các dải bước sóng hoạt động mà chúng tôi đã thực hiện ở trên. Tuy nhiên, đối với khảo sát sai số chế tạo, chúng tôi chỉ sử dụng của số bước sóng 1550 nm cho các mode quang TM_0 và TM_1 để kiểm tra IL và CrT của thiết bị xung quanh các giá trị mà chúng tôi đã chọn cho W_{IN} , L_{MMI} và h_0 . Bằng mô phỏng số, chúng tôi cũng sử dụng các dữ liệu công suất đo được để mô tả IL và CrT của các sai số chế tạo lần lượt qua các hình vẽ 6, 7 và 8 ở bên dưới đây. Trong ba sự khảo sát này, ta có thể dễ dàng nhận ra một số điểm chung về CrT của các mode ở hai trạng thái điều khiển PS. Cũng giống như CrT ở việc khảo sát dải bước sóng hoạt động của thiết bị, CrT ở tất cả các trường hợp mà PS dịch pha - $\pi/2$ hầu như rất giống nhau. Trong khi điều này ngược lại với tất cả trường hợp mà PS dịch pha $\pi/2$, CrT hai mode luôn luôn cách nhau một khoảng khá lớn. Trong đó, với các sai số chế tạo của $\Delta W_{IN} = \pm 30$ nm, $\Delta h_0 = \pm 60$ nm và $\Delta L_{MMI} = \pm 2.78$ μ m thì CrT của chúng giao động lần lượt từ - 43.4 dB đến - 20 dB, từ - 46.6 dB đến - 20.5 dB và từ - 43.8 dB đến - 20 dB. Mặt khác, chỉ có IL trong trường hợp sai số chế tạo của chiều dài L_{MMI} là tương tự IL trong khảo sát bước sóng hoạt động của thiết bị với IL giao động trong khoảng từ - 0.2 dB đến - 2.5 dB. Trong khi IL trong hai trường hợp sai số chế tạo còn lại của W_{IN} và h_0 cũng tương tự

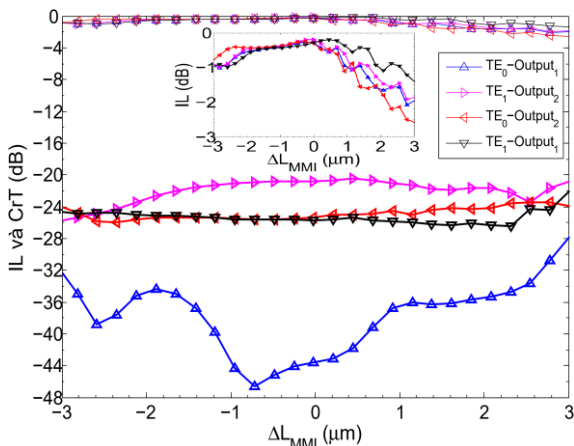


Hình 6. IL và CrT của thiết bị như các hàm số của sai số độ rộng W_{IN} .

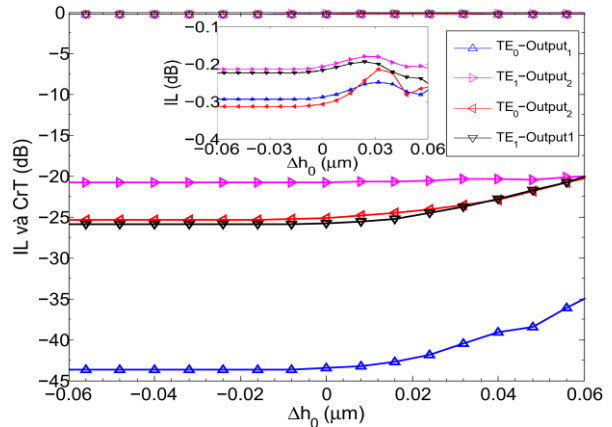
nhau với các IL lần lượt - 0.36 dB đến - 0.2 dB và -0.31 dB đến - 0.18 dB.

IV. KẾT LUẬN

Tóm lại, bằng các phương pháp mô phỏng số, chúng tôi đã trình bày một bộ định tuyến hai mode TM_0 và TM_1 mà có thể hoạt động trong dải bước sóng từ 1505 nm đến 1625 nm với $-2.58 \text{ dB} < IL < -0.21 \text{ dB}$ và $-20.45 \text{ dB} < CrT < -44.7 \text{ dB}$. Hơn nữa, thiết bị đề xuất có sai số chế tạo của độ rộng dẫn sóng đầu vào, chiều dài bộ giao thoa đa mode và chiều cao lớp phiến slab lần lượt là $\Delta W_{IN} = \pm 30 \text{ nm}$, $\Delta L_{MMI} = \pm 2.78 \mu\text{m}$ và $\Delta h_0 = \pm 60 \text{ nm}$. Cùng với kích thước thiết bị là $4 \mu\text{m} \times 208 \mu\text{m}$, thiết bị đề xuất có thể được tạo ra bởi các công nghệ chế tạo mạch tích hợp hiện tại như E-beam hoặc DUV lithography để tích hợp vào các mạch quang tử và thực hiện các ứng dụng truyền dẫn quang trong các hệ thống kết hợp MDM-WDM.



Hình 7. IL và CrT của thiết bị như các hàm số của sai số chiều dài L_{MMI} .



Hình 8. IL và CrT của thiết bị như các hàm số của sai số chiều cao h_0 .

REFERENCES

- [1] Dai D, Batures J and Bowers J E 2012 Passive technologies for future large-scale photonic integrated circuits on silicon: polarization handling, light non-reciprocity and loss reduction Light: Sci. Appl. 1 1-1.
- [2] Dong P, Lee J, Chen Y K, Buhl L L, Chandrasekhar S, Sinsky J H and Kim K 2016 Four-channel 100-Gb/s per channel discrete multitone modulation using silicon photonic integrated circuits J. Lightw. Technol. 34 79-84
- [3] Y Fazea et al., "5 × 5 25 Gbit/s WDM-MDM", Journal of Optical Communications, Vol. 36, pp. 1-7, 2015.
- [4] KDDI Research Inc., and Sumitomo Electric Industries, Ltd., "Success of ultra-high capacity optical fiber transmission breaking the world record by a factor of five and reaching a 10 Petabits per Second", European Conference on Optical Communications (ECOC) 2017, September 17 to 21 in Gothenburg, Sweden.
- [5] T. Uematsu et al., "Design of a compact two-mode multi/demultiplexer consisting of multimode interference waveguides and a wavelengthinsensitive phase shifter for mode-division multiplexing transmission," J. Lightwave Technol. 30, 2421-2426 (2012).
- [6] Y. Li et al., "Compact two-mode (de)multiplexer based on symmetric Y-junction and multimode interference waveguides," Opt. Express 22, 5781-5786 (2014).
- [7] D. C. Truong, D. A. Vu, and C. V. Hoang, "Two mode - (de) muxer based on a symmetric y junction coupler, a 2 × 2 MMI coupler and a ridge phase shifter using silicon waveguides for WDM applications," Commun. Phys. 27, 327-338 (2017).
- [8] Yu Y et al, "Integrated switchable mode exchange for reconfigurable mode-multiplexing optical networks" vol. 41, no. 14, Optics Letters, July 15 2016.
- [9] L. D. T. Ho et al., "Reconfigurable Mode Converter Using Two Silicon Y-Junction Couplers for Mode Division Multiplexing Network", 2018 5th NAFOSTED Conference on Information and Computer Science (NICS), pp.24-29.
- [10] H. Ye et al., "Ultra-Compact Waveguide-Integrated TE-Mode Converters with High Mode Purity by Designing Ge/Si Patterns," IEEE Photonics J., vol. 11, no. 4, 2019.
- [11] B. Stern et al., "On-chip mode-division multiplexing switch," Optica, vol. 2, no. 6, p. 530, 2015.
- [12] R. B. Priti and O. Liboiron-Ladouceur, "Reconfigurable and Scalable Multimode Silicon Photonics Switch for Energy Efficient Mode-division-multiplexing Systems," J. Light. Technol., vol. 37, no. 15, pp. 3851-3860, 2019.
- [13] R. B. Priti, H. P. Bazargani, Y. Xiong, and O. Liboiron-Ladouceur, "Mode selecting switch using multimode interference for on-chip optical interconnects," Opt. Lett., vol. 42, no. 20, pp. 4131-4134, 2017.
- [14] R. B. Priti, F. Shokraneh, and O. Liboiron-Ladouceur, "Scalable 2 × 2 Multimode Switch for Mode- Multiplexed Silicon Photonics Interconnects," in 2018 Asia Communications and Photonics Conference (ACP), 2018, pp. 1-3.
- [15] T. Barwicz, M. R. Watts, M. A. Popovic, P. T. Rakich, L. Socci, F. X. Kartner, E. P. Ippen, and H. I. Smith, "Polarization-transparent microphotonic devices in the strong confinement limit," Nat. Photonics 1, 57-60 (2007).

- [16] L. M. Augustin, J. J. G. M. van der Tol, R. Hanfoug, W. J. M. de Laat, M. J. E. van de Moosdijk, P. W. L. van Dijk, Y. S. Oei, and M. K. Smit, "A single etch-step fabrication-tolerant polarization splitter," *J. Lightwave Technol.* 25, 740-746 (2007).
- [17] D. Q. Duy et al, "Polarization-insensitive two-mode (de)-multiplexer using silicon-on-insulator-based Y-Junction 360 and multimode interference couplers," *Optical Engineering* 58(6) (2019) 067105.
- [18] J.Wang et al, "Improved 8-channel silicon mode demultiplexer with grating polarizers," *Optics Express* 22 (2014) 12799–12807.
- [19] Dai .D, Wang . J and Shi .Y, "Silicon mode (de)multiplexer enabling high capacity photonic networks-on-chip with a single-wavelength-carrier light", *Opt Lett.* 2013 May 1;38(9):1422-4.
- [20] Yuan .W et al, " Mode-evolution-based polarization rotator-splitter design via simple fabrication process", *Opt Express.* 2012 Apr 23;20(9):10163-9.
- [21] Liu. L et al, "Design of a compact silicon-based TM-polarized mode-order converter based on shallowly etched structures", *Appl Opt.* 2019 Nov 20;58(33):9075-9081.
- [22] Zhu .C et al, "A compact silicon-based TM0-to-TM2 mode-order converter using shallowly-etched slots", *Journal of Optics*, 22, .015802, 2019.
- [23] Maegami. Y et al, "High-efficiency strip-loaded waveguide based silicon Mach-Zehnder modulator with vertical p-n junction phase shifter", *Optics Express*, 2017, vol. 25, pp. 31407 - 31416.
- [24] J. D. Love et al, "Single-, Few-, and Multimode Y-Junctions," vol. 30, no. October, pp. 304–309, 2015.
- [25] L. B. Soldano and E. C. M. Pennings, "Optical multi-mode interference devices based on self-imaging: principles and applications," *J. Lightwave Technol.* 13, 615–627 (1995).
- [26] Z. Lu et al., "Performance prediction for silicon photonics integrated circuits with layout-dependent correlated manufacturing variability," *Opt. Express*, vol. 25, no. 9, pp. 9712–9733, 2017.
- [27] Bogaerts W, Xing Y and Khan U, " Layout-aware variability analysis, yield prediction and optimization in photonic integrated circuits", *IEEE J. Sel. Topics Quantum Electron.* 25 6100413, 2019.

SILICON-ON-INSULATOR-BASED TWO-MODE ROUTER FOR TRANSVERSE-MAGNETIC-POLARIZED LIGHT

Abstract: A TM-polarized two-mode router based on the mode (de)multiplexers in form of ridge waveguide using SOI platform that is flexibly controlled by an active Phase shifter (PS). Beside of PS, the proposed device is built on the basic couplers including a Y-Junction and a Multimode interference (MMI). By using the numerically simulated methods (3D-BPM và EIM), the proposed device is demonstrated to be able to operate in the large range of wavelength covering the entire C, L bands and over the third of the S band along with the Insertion loss (IL) and the Crosstalk are $-2.58 \text{ dB} < \text{IL} < -0.21 \text{ dB}$ and $-20.45 \text{ dB} < \text{CrT} < -44.7 \text{ dB}$, respectively. In addition, owing the size of $4 \mu\text{m} \times 208 \mu\text{m}$ and the relatively large tolerance make it easily compatible for the current integrated-circuit fabrication technologies and then it can be applied in photonic circuits inside the combined systems MDM-WDM.

Keywords- ridge waveguide, multimode interference, polarization mode dispersion, silicon on insulator, silicon photonics, transverse electric, transverse magnetic, beam propagation method, effective index method.



Tác giả Dương Quang Duy nhận bằng Đại học và Thạc sĩ về kỹ thuật điện tử viễn thông của Đại học Bách Khoa - Đại học Đà Nẵng, Việt Nam vào các năm 2007 và 2015. Hiện anh đang theo học Tiến sĩ điện tử viễn thông tại Học viện Công nghệ Bưu chính Viễn thông, Hà Nội, Việt Nam. Nghiên cứu của anh là về các mạch tích hợp quang tử cho

các kết nối viễn thông và trên chip. **Tác giả được hỗ trợ bởi chương trình học bổng tiến sĩ trong nước của Quỹ đổi mới Vingroup với mã số VINIF.2019.TS.16.**



Tác giả Hồ Đức Tâm Linh: nhận bằng Đại học từ trường Đại học Khoa học Huế, Huế, Việt Nam, năm 2009 và bằng Thạc sĩ tại trường Đại học Kỹ thuật và Công nghệ - Đại học Quốc gia, Hà Nội, Việt Nam, vào năm 2014. Hiện anh đang theo học Tiến sĩ tại trường Đại học Bách khoa-Đại học Đà Nẵng, Việt Nam. Nghiên cứu của ông

bao gồm mạng truyền thông quang học, xử lý tín hiệu quang học và mạch tích hợp quang tử



Tác giả Nguyễn Tấn Hưng: nhận bằng Đại học từ Trường Đại học Bách Khoa - Đại học Đà Nẵng, năm 2003, anh nhận bằng Thạc sĩ và Tiến sĩ của Đại học Điện tử-Thông tin, Tokyo, Nhật Bản, vào các năm 2009 và 2012. Từ năm 2012 đến 2016, anh là nhà nghiên cứu của Viện Khoa học và Công nghệ Công nghiệp Tiên tiến Quốc gia,

Tsukuba, Nhật Bản, nơi anh làm việc về các công nghệ mạng quang cực nhanh với hiệu suất phổ cao và phát triển bộ chuyển đổi bước sóng toàn quang. Anh hiện là Phó Giáo sư, Giảng viên Khoa Điện tử-Viễn thông, Trường Đại học Bách Khoa và là Trưởng Ban biên tập Tạp chí Khoa học và Công nghệ, Đại học Đà Nẵng. Nghiên cứu của anh bao gồm mạng và hệ thống thông tin quang, xử lý tín hiệu toàn quang và mạch tích hợp quang tử. Anh cũng là thành viên của IEEE..



Tác giả Trương Cao Dũng: nhận các bằng Đại học, Thạc sĩ và Tiến sĩ của trường Đại học Bách Khoa Hà Nội, Việt Nam, lần lượt vào các năm 2003, 2006 và 2015. Anh hiện là Giảng viên khoa Kỹ thuật điện tử, Học viện Công nghệ Bưu chính Viễn thông (PTIT), Hà Nội, Việt Nam. Các nghiên cứu của ông bao

gồm các mạch tích hợp photonic, plasmonics và hệ thống thông tin quang.



Tác giả Đặng Hoài Bắc: nhận bằng Đại học từ trường Đại học Bách khoa Hà Nội, Việt Nam, vào năm 1997, các bằng Thạc sĩ và Tiến sĩ của Học viện Công nghệ Bưu chính Viễn thông (PTIT), Hà Nội, Việt Nam, lần lượt vào các năm 2004 và 2010. Năm 2007, Anh là thực tập sinh tại Viện nghiên cứu Điện tử và Viễn thông, Daejeon, Hàn Quốc. Từ năm 2009 đến

2010, anh làm Nghiên cứu viên tại Orange Lab, France Telecom R & D, Paris, France. Anh hiện là Phó giáo sư / Phó giám đốc tại PTIT. Các nghiên cứu hiện tại của anh bao gồm các lĩnh vực điều khiển tự động, xử lý tín hiệu, hệ thống nhúng và mạch tích hợp.