

SO SÁNH MÔ HÌNH MEMRISTOR VÀ ỨNG DỤNG MÔ HÌNH ĐIỆN ÁP THÍCH NGHI ĐỂ THIẾT KẾ CÔNG LOGIC

Võ Minh Huân

Khoa Điện – Điện Tử, Trường đại học Sư Phạm Kỹ thuật TP.HCM

Tóm tắt: Memristor là một linh kiện điện tử mới có rất nhiều ứng dụng hữu ích trong thiết kế bộ nhớ tích hợp, cổng logic, mạch tương tự, hệ thống tính toán neuron. Memristor là thiết bị hấp dẫn do tính không bay hơi, khả năng tích hợp cao và tương thích với CMOS. Bài báo sử dụng ngôn ngữ Verilog-A để mô hình hóa các mô hình vật lý của memristor như mô hình tuyến tính, mô hình phi tuyến, xuyên hầm Simmons, mô hình ngưỡng điện áp thích nghi điều khiển theo dòng điện (TEAM), và mô hình ngưỡng điện áp thích nghi điều khiển theo áp (VTEAM) để có thể so sánh đánh giá ưu nhược điểm các mô hình mô phỏng trên phần mềm chuyên dùng cho vi mạch Cadence. Mô hình VTEAM được xem là giống với đặc tuyến I-V của memristor thực nghiệm. Vì vậy, bài báo ứng dụng mô hình VTEAM này để thiết kế các cổng logic sử dụng memristor như AND, OR, NAND, NOR, XOR, XNOR, bộ cộng bán phần, bộ cộng toàn phần làm cơ sở để thiết kế các mạch số phức tạp khác.

Từ khóa: memristor, mô hình memristor, đặc tính I-V, lai CMOS-memristor, Verilog-A

I. MỞ ĐẦU

Năm 2008, R. Stanley Williams cùng các đồng nghiệp đã công bố các chi tiết về điện trở nhớ với một số khả năng tuyệt vời của nó trong bài báo: “How we found the missing Memristor” [1]. Với sự kết hợp transistor với điện trở nhớ, R.Stanley có thể tăng hiệu năng của các mạch số mà không cần thu nhỏ các transistor lại. Sử dụng các transistor hiệu quả hơn có thể giúp chúng ta duy trì luật Moore và không cần tới quá trình nhân đôi mật độ transistor vốn tốn nhiều chi phí và ngày càng khó khăn. Về lâu dài thì điện trở nhớ thậm chí còn có thể là bước ngoặt đánh dấu sự xuất hiện của các mạch tương tự biết tính toán nhờ sử dụng kiến trúc giống như kiến trúc của bộ não. Qua bài báo này, ông cũng trình bày sơ bộ về đặc điểm của memristor. Điện trở nhớ (memristor) là từ viết gọn của “memory resistor” vì đó chính là chức năng của nó. Một phần tử điện trở nhớ có hai cực, với trở kháng của nó phụ thuộc vào độ lớn, chiều phân cực và khoảng thời gian của điện thế áp lên nó. Khi tắt điện thế này thì điện trở nhớ vẫn nhớ mức trở kháng ngay trước khi tắt cho tới lần bật lên kế tiếp, bất chấp việc này có xảy ra sau đó một ngày hay một năm.

Bên cạnh những ứng dụng đang được nghiên cứu như xây dựng hệ thống neuronorphic ứng dụng trong trí tuệ nhân tạo [2], thiết kế bộ nhớ tích hợp cao [3], memristor còn có nhiều

ứng dụng trong thiết kế công logic bởi khả năng tương thích với CMOS [4-6]. Memristor hợp với các CMOS truyền thống để tạo ra các công logic được thiết kế theo phương pháp gọi là công “kéo theo” từ p suy ra q [5-6]. Memristor được xem là như là một đầu vào với dữ liệu được lưu trữ trước đó và thêm một memristor lưu trữ dữ liệu đầu ra. Công logic được thiết kế theo tỉ lệ trở kháng [4] đã xuất bản, trình bày cách kết nối memristor cũng như tích hợp memristor với công nghệ CMOS để tạo ra các công logic với mật độ tích hợp cao hơn bằng cách điều chỉnh tỷ lệ các giá trị điện trở sao cho hợp lý nhất. Các công logic này thường được thiết kế dựa trên mô hình tuyến tính với đặc tính lý tưởng của memristor [4-6]. Ở đó, các mô hình thực tế của memristor thường khác nhiều so với các mô hình lý tưởng theo phương trình tuyến tính này. Vì vậy kết quả mô phỏng đặc tuyến công logic có thể sẽ không chứng minh được nguyên tắc hoạt động khi memristor được sản xuất.

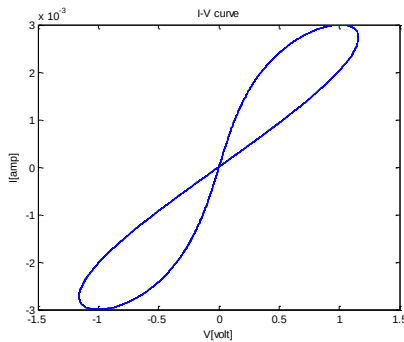
Memristor đã được mô hình hóa trong mô hình vật lý dựa trên nhiều mô hình khác nhau như trên SPICE [7-8]. Những mô hình này có những ưu nhược điểm mà khả năng áp dụng vào thực tế còn chưa đúng với đặc tuyến I-V thực nghiệm sau quá trình sản xuất. Sau đó nhiều mô hình memristor khác được thiết kế lại như của Shahar Kvatinsky trong mô hình TEAM [9]. Sau đó ông tiếp tục cải tiến mô hình này thành VTEAM [10]. Ở đó, ông đã tổng hợp và so sánh các mô hình memristor với nhau. Qua đó, đặc tính dòng – áp của các mô hình đã được thể hiện một cách rõ ràng hơn.

Trong bài báo này, tác giả mô phỏng các đặc tuyến của memristor dựa trên ngôn ngữ Verilog-A, một ngôn ngữ được sử dụng để mô hình hóa các linh kiện điện tử có thể cấu hình các tham số để phục vụ việc thiết kế mạch trên phần mềm chuyên dụng Cadence, từ đó so sánh đặc tuyến I-V làm việc của memristor giữa các mô hình khác nhau, đồng thời áp dụng mô hình VTEAM, một mô hình ngưỡng điện áp thích nghi mô tả đặc tính I-V sát với hoạt động của memristor thực tế để thiết kế các công logic OR, AND, NOR, NAND, XOR, XNOR và mạch cộng bán phần 1bit, mạch cộng toàn phần 1 bit, làm cơ sở để thiết kế các mạch số phức tạp và các ứng dụng thiết kế tính toán mạng neuron (neuromorphic).

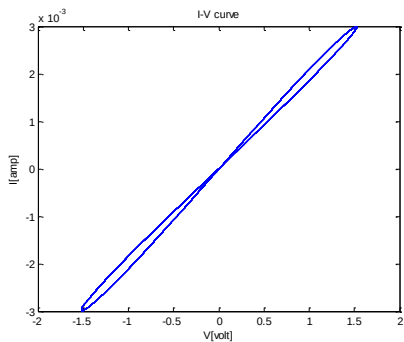
II. SO SÁNH CÁC MÔ HÌNH MEMRISTOR

A. Mô hình tuyến tính

Trong mô hình tuyến tính [1], hai điện trở được nối nối tiếp, một điện trở đại diện cho vùng pha tạp chất (điện trở cao) và điện trở thứ hai đại diện cho vùng oxit (điện trở thấp).



(a)



(b)

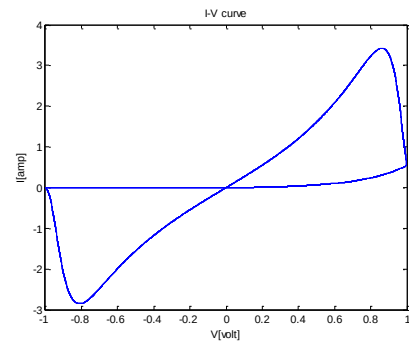
Hình 1: Đặc tuyến I-V của mô hình tuyến tính (a) Đầu vào dạng sóng sin với tần số $\omega = 2\pi f = 4\pi$ (b) Đầu vào dạng sóng sin với tần số $\omega = 20\pi$.

Các vòng đường cong luôn đi qua gốc tọa độ do không có sự lệch pha giữa dòng điện và điện áp. Vì mối quan hệ giữa từ thông và tần số là nghịch đảo, ở tần số rất cao memristor thực tế sẽ hoạt động như một điện trở. Mô hình này giả định rằng các lỗ trống tự do di chuyển xung quanh toàn bộ chiều dài của thiết bị. Do đó, một trong những ưu điểm của mô hình này là hình dạng với hình thức đóng và dễ sử dụng.

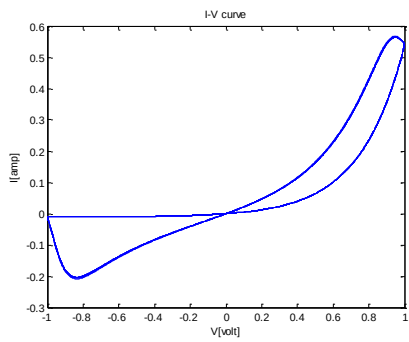
B. Mô hình phi tuyến

Mô hình phi tuyến [11] giả định rằng có sự phụ thuộc phi tuyến giữa điện áp và các trạng thái phát sinh bên trong nó, đặc tính chuyển mạch không đối xứng. Hình 2 mô tả đặc tuyến I-V của mô hình phi tuyến giống như là một parabol.

Mô hình này cũng giả định rằng đặc tính chuyển mạch không đối xứng. Mô hình này tạo ra các đường cong của memristor, nhưng nó cũng có một số hạn chế về điện động lực học. Các nghiên cứu và thí nghiệm đã chứng minh rằng các đặc tính của memristor thực hiện khá phi tuyến và mô hình này là không đủ sự chính xác. Đối với một số ứng dụng như các mạch logic, đặc điểm phi tuyến là cần thiết. Do đó, các mô hình phù hợp hơn cần được phát triển.



(a)



(b)

Hình 2: Đặc tính dòng-áp của memristor (a) Đầu vào dạng sóng sin với tần số $\omega = 2\pi f = \pi$ (b) Đầu vào dạng sóng sin với tần số $\omega = 2\pi$.

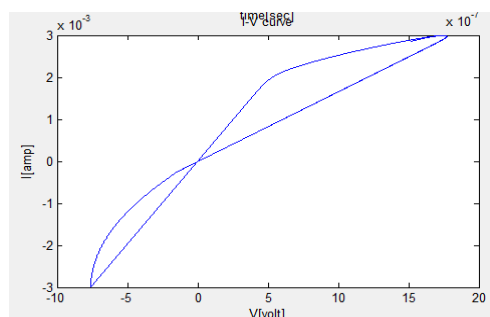
C. Mô hình điện tử xuyên hầm SIMMONS

Mô hình điện tử xuyên hầm [12] này thể hiện đặc tính chuyển mạch phi tuyến và không đối xứng. Chiều rộng rào cản điện tử xuyên hầm Simmons là biến trạng thái x và được xem như là vận tốc trôi của các lỗ trống oxy. Đây là Mô hình vật lý chính xác nhất của memristor, nhưng phức tạp, không tổng quát, đặc tuyến mối quan hệ I-V là không rõ ràng và được thể hiện như hình 3 a.

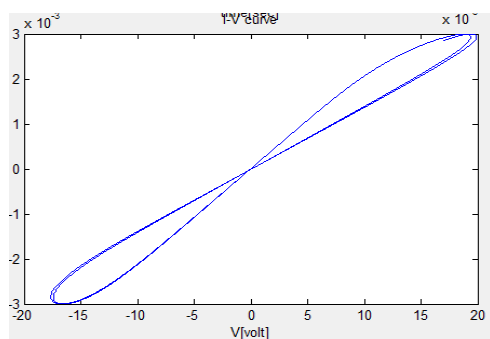
Tuy nhiên, nó có một số vấn đề như mô hình khá phức tạp, mối quan hệ giữa dòng điện và điện áp là không rõ ràng. Hơn nữa, đây không phải là mô hình tổng quát, có nghĩa là nó không được áp dụng cho tất cả các loại memristor và nó chỉ phù hợp với một loại hình cụ thể của memristor.

D. Mô hình TEAM

Mô hình TEAM [9] được đề xuất bởi Kvatinsky là một mô hình chung và tổng quát, giống như mô hình vật lý Simmons nhưng với các biểu thức đơn giản hơn nhiều và tính toán hiệu quả hơn. Trong mô hình này memristor được giả định sự phụ thuộc một ngưỡng dòng điện có thể điều chỉnh được và phụ thuộc vào biến trạng thái bên trong. Mối quan hệ dòng điện - điện áp có thể biểu thị theo dạng tuyến tính hoặc dạng mũ. Đây là sự cải tiến mô hình điện tử xuyên hầm Simmons, đạt được thời gian tính toán hiệu quả hơn với độ chính xác chấp nhận được.



(a)



(b)

Hình 3: Đặc tuyến I-V (a) mô hình điện tử xuyên hầm (b) mô hình TEAM

E. Mô hình VTEAM

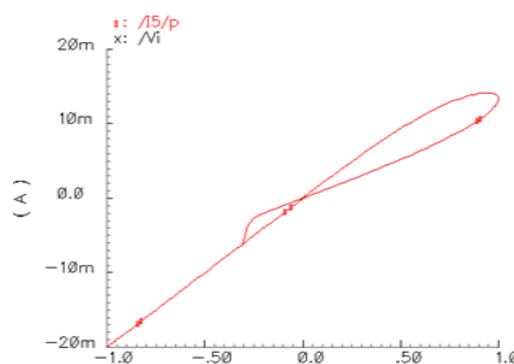
Mô hình VTEAM [10] kết hợp những ưu điểm của mô hình TEAM (đơn giản, tổng quát, chính xác và dễ thiết kế) với một điện áp ngưỡng điều khiển thay vì một dòng điện ngưỡng của mô hình TEAM. Mô hình này giả định sự phụ thuộc một điện áp ngưỡng có thể điều chỉnh được và biến trạng thái bên trong. VTEAM là sự cải tiến từ TEAM và có thể phù hợp cao hơn theo thực nghiệm so với các mô hình khác và dễ dàng ứng dụng trong thực tế. Mô hình này được xem như một mô hình mô tả đặc tính của memristor phù hợp nhất. Tương tự như TEAM, mối quan hệ dòng điện - điện áp có thể biểu thị theo dạng tuyến tính hoặc dạng mũ.

Sự phụ thuộc của đạo hàm trạng thái bên trong về điện áp ngưỡng và biến của nó có thể được mô hình hóa bằng cách nhân hai hàm độc lập: một là hàm của điện áp và hàm phụ thuộc vào trạng thái biến w . Do đó, đạo hàm của các biến trạng thái sẽ là:

$$\frac{dw(t)}{dt} = \begin{cases} k_{off} \cdot \left(\frac{v(t)}{v_{off}} - 1 \right)^{\alpha_{off}} \cdot f_{off}(w), & 0 < v_{off} < v \\ k_{on} \cdot \left(\frac{v(t)}{v_{on}} - 1 \right)^{\alpha_{on}} \cdot f_{on}(w), & v < v_{on} < 0 \\ 0, & v_{on} < v < v_{off} \end{cases} \quad (1)$$

Trong đó K_{off} , k_{on} , α_{off} và α_{on} là hằng số ($K_{off} > 0$, $k_{on} < 0$). v_{off} , v_{on} là điện áp ngưỡng và x là biến trạng thái. Các hàm của số f_{on} , f_{off} chứa các đường biên phụ thuộc vào biến trạng thái [10].

Sự phụ thuộc tuyến tính của trở kháng và biến trạng thái có thể đạt được, ở đó mối quan hệ dòng điện và điện áp là:



Hình 4: Đặc tuyến I-V mô hình VTEAM

$$i(t) = \left(R_{ON} + \frac{R_{OFF} - R_{ON}}{w_{off} - w_{on}} (w - w_{on}) \right)^{-1} \cdot v(t) \quad (2)$$

Trong đó w_{on} và w_{off} là giới hạn của biến w , và R_{ON} và R_{OFF} là điện trở tương ứng của thiết bị khi các biến trạng thái tương ứng là w_{on} và w_{off} . Ngoài ra, đặc tính dòng áp phụ thuộc hàm mũ của biến trạng thái có thể đưa ra như sau:

$$i(t) = \frac{e^{-\left(\frac{\lambda}{w_{off} - w_{on}} \right) (w - w_{on})}}{R_{on}} \cdot v(t) \quad (3)$$

Trong đó λ là một thông số lựa chọn và R_{on} , R_{off} là điện trở tại điểm giới hạn, thỏa mãn $\frac{R_{OFF}}{R_{ON}} = e^{\lambda}$. Theo Kvatinsky, Mô hình VTEAM là một mô hình chung có thể phù hợp với nhiều mô hình memristor. Mô hình này bám sát hiệu quả với dữ liệu thực nghiệm.

Bảng 1: So sánh đặc tính các mô hình memristor

Mô hình	Tuyến tính	Phi tuyến	SIMMONS	TEAM	VTEAM
Kỹ thuật điều khiển	Dòng điều khiển	Áp điều khiển	Dòng điều khiển	Dòng điều khiển	Áp điều khiển
Mối quan hệ dòng-áp và suy hao trở kháng nhớ	Rõ ràng	Quan hệ I-V: Rõ ràng; trở kháng nhớ: Chưa rõ ràng	Chưa rõ ràng	Rõ ràng	Rõ ràng
Phù hợp với định nghĩa memristor	Có	Không	Không	Có	Có
Độ chính xác so sánh với memristor thực tế	Không	Không	Không	Có	Có
Tồn tại ngưỡng thích nghi	Không	Không	Thực tế có	Có	Có

III. ỨNG DỤNG VTEAM TRONG THIẾT KẾ MẠCH LOGIC

A. Cổng OR/AND

Cả hai cổng logic OR và AND bao gồm hai thiết bị memristor nối tiếp nhưng phân cực ngược nhau như thể hiện trong hình 5 (a) và 5 (b). Cực ngõ ra là nút chung của các thiết bị memristor, trong khi các tín hiệu trên thiết bị đầu cuối của từng thiết bị memristor là đầu vào của các cổng logic.

Do sự phân cực ngược của các thiết bị memristor trong cổng logic OR này, khi dòng điện chạy vào cổng logic thông qua một ngõ vào, trở kháng của thiết bị memristor này giảm. Tương tự, tại cổng logic AND, cực được đặt đối diện với thiết bị trong cổng OR nên trở kháng của thiết bị memristor tăng khi dòng chạy qua thiết bị.

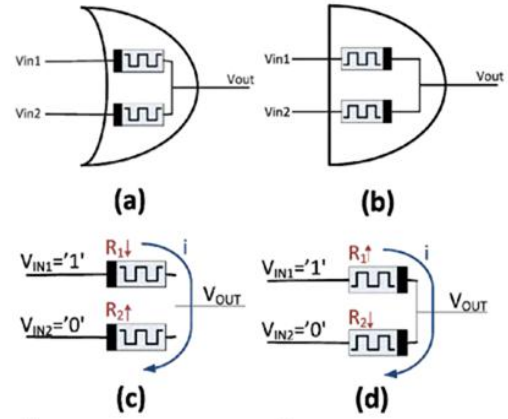
Để kiểm tra hoạt động logic của các cổng logic. Ngõ vào của cả hai cổng logic OR và AND được đưa vào tương tự và giống hệt nhau với cả hai ngõ vào là logic 1 hoặc cả hai đều là logic 0. Đối với đầu vào giống nhau, sự sụt giảm điện áp giữa hai đầu vào bằng không nên không có dòng điện chạy trong mạch. Do đó điện áp ngõ ra sẽ bằng với điện áp ngõ vào $V_{in} = V_{out}$. Như vậy, trường hợp cả hai ngõ vào với điện áp cung cấp tại ngõ vào là logic 0 (1), điện áp và trạng thái logic của ngõ ra lần lượt là logic 0 (1).

Đối với trường hợp các yếu tố đầu vào khác nhau, nghĩa là một ngõ vào là mức logic 1 và ngõ vào còn lại là mức logic 0, dòng điện đi từ điện áp cao (thiết bị memristor nơi ngõ vào là mức logic 1) tới điện áp thấp (thiết bị memristor nơi ngõ vào là mức logic 0). Vì vậy trở kháng của cả hai thiết bị memristor bị thay đổi. Trường hợp này, cổng logic OR được minh họa trong hình 5 (c). Trở kháng của thiết bị memristor kết nối với logic 1 ngõ vào R_1 là thấp hơn, và trở kháng của thiết bị memristor R_2 là cao hơn. Quá trình tính toán cuối cùng, trở kháng của cả hai thiết bị memristor xấp xỉ R_{ON} và R_{off} tương ứng là điện trở cực tiểu và cực đại của thiết bị. Giả sử $R_{off} \gg R_{ON}$, điện áp ngõ ra của các cổng logic được xác định bằng định luật phân áp trên cả hai thiết bị memristor.

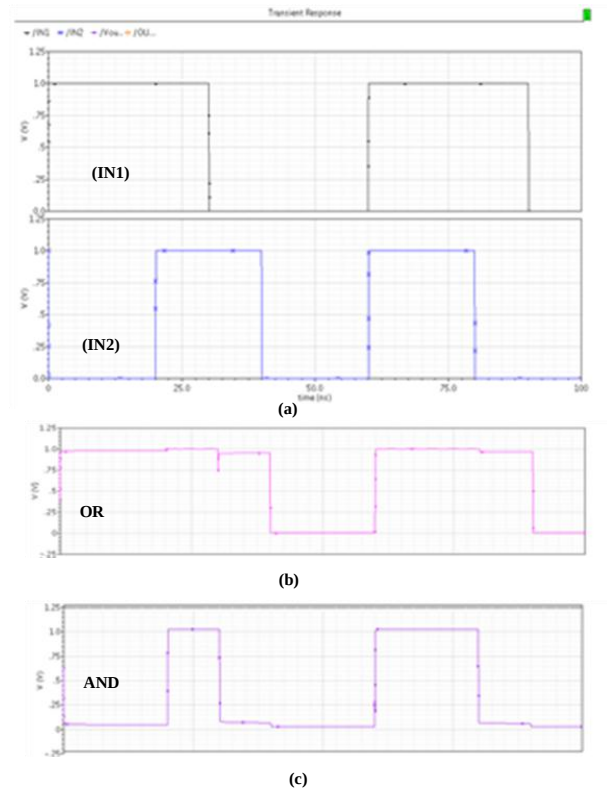
$$V_{out,OR} = \frac{R_{off}}{R_{off} + R_{ON}} \cdot V_{high} \approx V_{high} \quad (4)$$

Trong cổng logic AND, memristor phân cực ngược lại so với các cổng logic OR. Đối với trường hợp các ngõ vào khác nhau, trở kháng của các thiết bị memristor là có giá trị trái ngược với cổng logic OR. Đặc tính này được minh họa trong hình 5 (d). Điện áp ngõ ra của cổng logic AND trong trường hợp này là:

$$V_{out,AND} = \frac{R_{on}}{R_{off} + R_{ON}} \cdot V_{high} \approx 0 \quad (5)$$



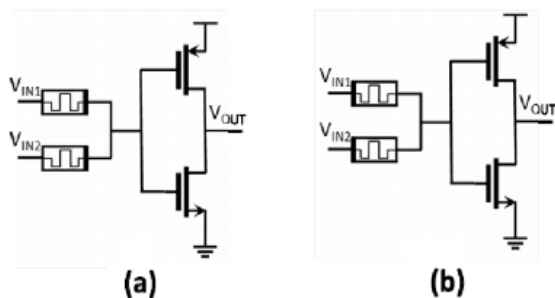
Hình 5: Sơ đồ kết nối và đặc tính của cổng OR/AND



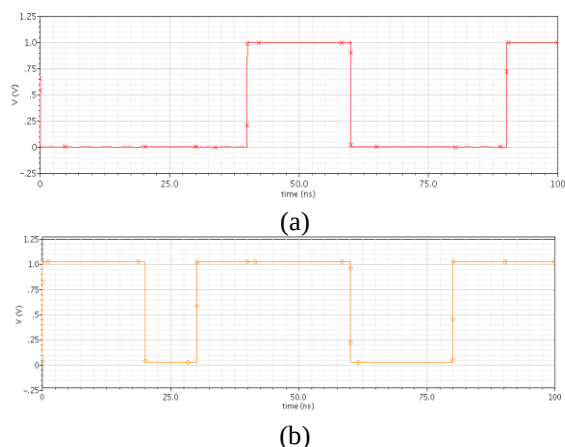
Hình 6: Kết quả mô phỏng của cổng OR, AND với (a) là giá trị ngõ vào, (b) là giá trị ngõ ra cổng OR và (c) là giá trị ngõ ra cổng AND

B. Cổng NOR/NAND

Cổng NOR và NAND được thiết kế tương ứng bằng cách kết hợp cổng logic OR và AND ở trên với cổng inverter dùng transistor CMOS. Sơ đồ kết nối được thể hiện như trong hình 7 (a) và 7 (b)



Hình 7: Sơ đồ kết nối cổng NAND(a), NOR (b)



Hình 8: Kết quả mô phỏng cổng NOR (a) và NAND (b)

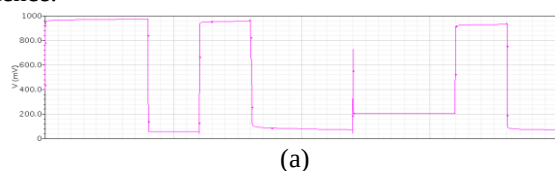
Các giá trị ngõ ra cũng đạt được như bảng giá trị sự thật của cổng logic NOR/NAND truyền thống được biểu thị như 8(a), 8(b) với giá trị song ngõ vào như hình 6(a) theo mô phỏng trên Cadence.

C. Cổng XOR/XNOR

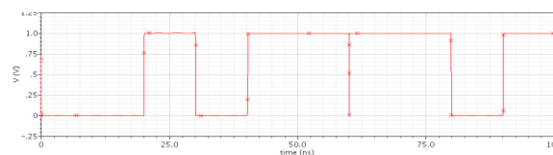
Bằng cách kết hợp các cổng logic AND và OR cùng với inverter ta có thể tạo ra cổng EXOR theo nhiều cách khác nhau. Tương tự như vậy, từ các cổng logic được thiết kế từ memristor, ta cũng có thể tạo ra cổng EXOR. Mạch thiết kế cổng EXOR có thể được tạo ra từ 2 AND, 1 OR và 2 inverter.

Cổng XNOR được tạo ra bằng cách thêm 1 inverter nữa tại ngõ ra của cổng XOR.

Các giá trị ngõ ra cũng đạt được như bảng giá trị sự thật của cổng logic truyền thống được biểu thị như hình 9 (a), 9 (b) với giá trị ngõ vào như hình 6 (a) theo mô phỏng trên Cadence.



(a)



(b)

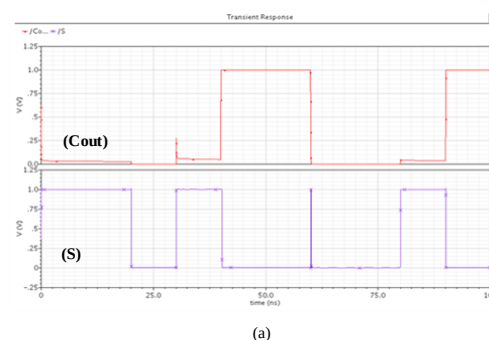
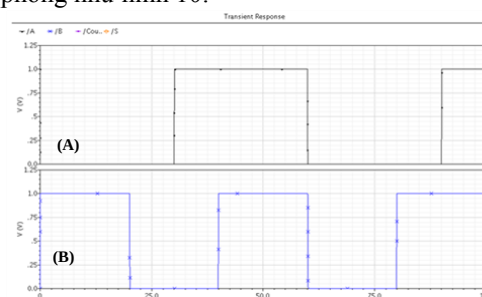
Hình 9: Kết quả mô phỏng cổng XOR (a) và XNOR (b).

D. Mạch cộng

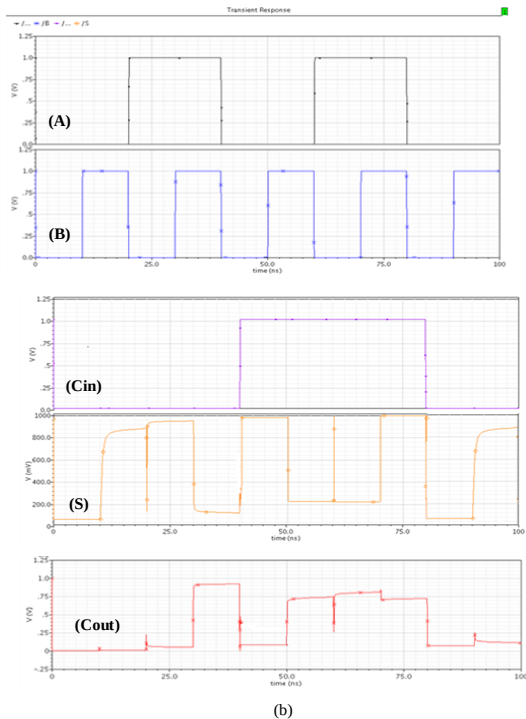
Mạch cộng bán phần là mạch tổ hợp thực hiện chức năng cộng giá trị hai ngõ vào tín hiệu A và B, không tính đến cờ nhớ. Ngõ ra mạch cộng là giá trị tổng S và cờ nhớ sinh ra, Cout, từ kết quả cộng. Từ việc các memristor có thể ứng dụng trong các cổng logic, ta cũng có thể thiết kế mạch cộng bán phần (Half-adder) 1 bit sử dụng memristor thông qua một cổng EXOR và một cổng AND như kết quả mô phỏng trong hình 10 (a).

Mạch cộng toàn phần (Full-adder) là mạch tổ hợp thực hiện chức năng cộng giá trị hai ngõ vào, A và B, có tính đến cờ nhớ ngõ vào Cin. Mạch cộng full-adder 1 bit cũng thiết kế được dựa trên memristor được kết quả mô phỏng như hình 10 (b) gồm các cổng logic kết hợp với nhau.

Giá trị logic ngõ ra S và cờ Cout ngõ ra ở cả mạch cộng bán phần và toàn phần cũng đạt được kết quả như mong muốn trên mô phỏng như hình 10.



(a)



Hình 10: Kết quả mô phỏng của mạch cộng(a) bán phần Half-adder và (b) toàn phần full-adder. Các dạng sóng theo thứ tự là ngõ vào A, B, cờ C và ngõ ra $S = \text{XOR}(A, B, C_{in})$, $C_{out} = A.B + C_{in} \cdot \text{XOR}(A, B)$

Từ kết quả thu được ta cũng có thể áp dụng để thiết kế bộ cộng n-bit hay các mạch logic khác như mạch nhân, mạch chia.

IV. KẾT LUẬN

Các mô hình memristor có thể được thiết kế trên Cadence dùng ngôn ngữ Verilog-A, được sử dụng để thiết kế vi mạch vì nó dễ sử dụng, chứa các tham số toán học, có thể dễ dàng thay đổi, cũng như có thể bổ sung thêm vào. Các mô hình lần lượt ra đời ngày dần hoàn thiện và phù hợp với thực nghiệm hơn. Mô hình VTEAM sử dụng điện áp ngưỡng điều khiển mô tả chính xác đặc tuyến vật lý của memristor và được áp dụng cho một số mạch bộ nhớ và logic. Mô hình này tích hợp những ưu điểm của mô hình TEAM về tính linh hoạt, tổng quát và chính xác. Các cổng logic dùng memristor tiêu tốn ít diện tích hơn so với logic CMOS do khả năng tích hợp cao. Sự tương thích của memristor và CMOS được khai thác để tăng mật độ logic. Thiết kế này mở ra cơ hội cho các cấu trúc mạch lai giữa memristor và mạch tích hợp CMOS để tăng mật độ logic. Nó mở ra khả năng mới là phương pháp kết hợp mở rộng công nghệ CMOS và tăng cường khả năng tính toán cho các mạch tích hợp kỹ thuật số thế hệ tiếp theo.

TÀI LIỆU THAM KHẢO

- [1]. Stewart, and R. S. Williams, "The missing memristor found," Nature, vol.453, no. 7191, pp. 80–83, 2008.
- [2]. Yang Zhang, Xiaoping Wang, Eby G. Friedman, "Memristor-Based Circuit Design for Multilayer Neural Networks", IEEE

Transactions on Circuits and Systems I, Vol.65, No. 2, pp. 677 – 686, Feb. 2018.

[3]. L. Chua, "Resistance switching memories are memristors," Appl. Phys. A, Mater. Sci. Process., vol. 102, no. 4, pp. 765–783, Mar. 2011.

[4]. Shahar Kvatinisky, Student Member, IEEE, Nimrod Wald, Guy Satat, Eby G. Friedman, "MRL - Memristor Ratioed Logic for Hybrid CMOS-Memristor Circuits", IEEE transaction on nanotechnology, vol. -, p. -, 2013.

[5]. Nishil Talati; Saransh Gupta; Pravin Mane; Shahar Kvatinisky, "Logic Design Within Memristive Memories Using Memristor-Aided loGIC(MAGIC)", IEEE Transactions on Nanotechnology, Volume: 15, Issue: 4, pp. 635 – 650, 2016.

[6]. Rahul Gharpinde; Phrangboklang Lynton Thangkhiw; Kamalika Datta; Indranil Sengupta, "A Scalable In-Memory Logic Synthesis Approach Using MemristorCrossbar" IEEE Transactions on Very Large Scale Integration (VLSI) Systems, Volume: 26, Issue: 2, pp. 355 – 366, 2018.

[7]. Biolek, D. Biolek, and V. Biolkova, "Spice model of memristor with nonlinear dopant drift," Radioengineering, vol. 18, no. 2, pp. 210–214, 2009.

[8]. H. Abdalla and M. D. Pickett, "SPICE modeling of memristors," IEEE International Symposium on Circuits and Systems (ISCAS), pp. 1832–1835, 2011.

[9]. Kvatinisky, E. G. Friedman, A. Kolodny, and U. C. Weiser, "TEAM: ThrEshold Adaptive Memristor Model," IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 60, p. 211–220, 2012.

[10]. Shahar Kvatinisky, Member, IEEE, Misbah Ramadan, Eby G. Friedman, "VTEAM – A General Model for Voltage Controlled Memristors", IEEE transaction on circuit and system – II: Express briefs, vol. -, p. -, 2014.

[11]. J. J. Yang et al., "Memristive switching mechanism for metal/oxide/metal nanodevices," Nature Nanotechnology, vol. 3, no. 7, pp. 429–433, 2008.

[12]. M. D. Pickett, D. B. Strukov, J. L. Borghetti, J. J. Yang, G. S. Snider, D. R. Stewart, and R. S. Williams, "Switching Dynamics in Titanium Dioxide Memristive Devices," Journal of Applied Physics, Vol. 106, No. 7, pp. 1–6, October 2009.

MEMRISTOR MODEL COMPARISON AND APPLYING VTEAM MODEL TO DESIGN LOGIC GATES

Abstract: Memristor is a new device which has many useful applications in the memory, the logic design, analog design, neuromorphic system. Memristor is non-volatile memory, compatibility with CMOS technology. The paper uses verilog-A language to characterize memristors using linear model, nonlinear model, Simmon model, Threshold Adaptive Memristor Model (TEAM), VTEAM model to compare the advantages and disadvantages among various models on Cadence software. The VTEAM model is considered to be identical to the I-V characteristics of the experimental memristors. Then, the paper applies this VTEAM model to design logic gates using the memristor such as AND, OR, NAND, NOR, XOR, XNOR, haft adder, full adder as the basis elements for other complex digital circuits.

Key words: memristor, memristor model, I-V characteristics, hybrid CMOS-memristor, Verilog-A.



Võ Minh Huân nhận bằng đại học và thạc sỹ chuyên ngành Kỹ thuật Điện Tử Viễn Thông năm 2005 và 2007 tại Đại học Bách Khoa TP HCM và bằng tiến sỹ tại Đại học Kookmin, Seoul, Hàn Quốc năm 2013. Anh ta hiện tại là giảng viên, đảm nhiệm chức vụ Phó trưởng khoa, Khoa Điện Điện Tử Đại Học Sư Phạm

Kỹ Thuật TP HCM. Lĩnh vực nghiên cứu hiện tại về thiết kế vi mạch tích hợp, công nghệ IoT, tối ưu công suất thấp.